

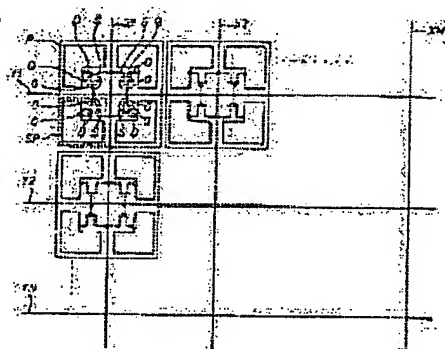
LIQUID-CRYSTAL DISPLAY ELEMENT**Publication number:** JP6202145 (A)**Publication date:** 1994-07-22**Inventor(s):** KEN JIYUNKICHI; KEN NEISAN**Applicant(s):** SAMSUNG ELECTRONIC DEVICES**Classification:**

- international: G02F1/133; G02F1/1343; G02F1/136; G02F1/1368; H01L29/78; H01L29/786;
G02F1/13; H01L29/66; (IPC1-7): G02F1/136; G02F1/133; G02F1/1343; H01L29/784

- European:

Application number: JP19900406163 19901225**Priority number(s):** KR19890019182 19891222**Abstract of JP 6202145 (A)**

PURPOSE: To obtain a liquid crystal display device of which the structure is improved and the defective rate is reduced. **CONSTITUTION:** The liquid crystal display device is constituted by providing multiple matrix-form signal electrodes XI-XM and scanning electrodes YI-YN, multiple groups of thin film transistors in which four thin-film transistors Q which are simultaneously operated are made into one group and multiple groups of pixel electrodes where the four connected with the four thin-film transistors Q is made into one group.; The liquid crystal display device is formed, so as to permit the multiple groups of four-sub-pixel SP groups to be arrayed around the intersecting part of the multiple signal electrodes XI-XM with the multiple scanning electrodes YI-YN or to be respectively positioned inside a spatial part which is sectioned by the multiple signal electrodes XI-XM and the scanning electrodes YI-YN.



Data supplied from the esp@cenet database — Worldwide

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-202145

(43)公開日 平成6年(1994)7月22日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0	9018-2K		
1/133	5 5 0	9226-2K		
1/1343		8707-2K		
H 0 1 L 29/784				
		9056-4M	H 0 1 L 29/ 78	3 1 1 A
			審査請求 未請求 請求項の数3 (全 5 頁)	

(21)出願番号 特願平2-406163

(22)出願日 平成2年(1990)12月25日

(31)優先権主張番号 1 9 8 9 - 1 9 1 8 2

(32)優先日 1989年12月22日

(33)優先権主張国 韓国(KR)

(71)出願人 590002817
三星電管株式會社
大韓民国京畿道華城郡台安邑▲しん▼里
575番地

(72)発明者 權 純吉
大韓民国京畿道華城郡台安邑▲しん▼里
575番地

(72)発明者 權 寧贊
大韓民国ソウル特別市鍾路区明倫洞1-
931-13-7

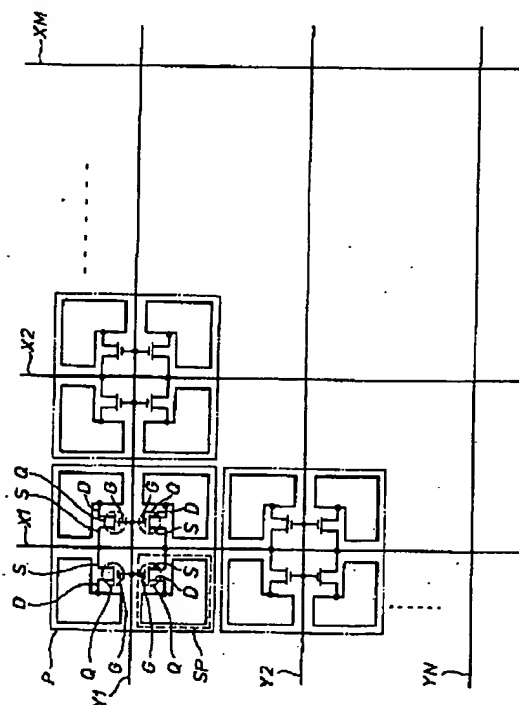
(74)代理人 弁理士 中尾 俊輔 (外1名)

(54)【発明の名称】 液晶表示素子

(57)【要約】

【目的】 構造的に改善されその不良率を低減された液晶表示素子を得る。

【構成】 本発明はマトリックス状をなす多数の信号電極と走査電極、同時に作動される4個の薄膜トランジスタを一組とする多数組の薄膜トランジスタ、前記4個の薄膜トランジスタと連結された4個一組の画素電極を多数組具備して構成されており、また、この4個一組の副画素の多数組が前記多数の信号電極と多数の走査電極の交差部の周りに配列されるか、前記多数の信号電極と走査電極により区画された空間部内にそれぞれ位置されるように形成されている。



【特許請求の範囲】

【請求項1】 一側基板にX-Yマトリックス状で配置される多数の信号電極と走査電極と、

前記多数の信号電極と多数の走査電極のうち選択された1つの信号電極と1つの走査電極とにより同時に作動される4個の薄膜トランジスタを1組とする多数組の薄膜トランジスタと、

前記各薄膜トランジスタのドレーンにそれぞれ接続される4個の副画素よりなる画素電極を多数組具備することを特徴とする液晶表示素子。

【請求項2】 前記1組の薄膜トランジスタと、これにそれぞれ接続され1組をなす4個の副画素の多数組が、前記多数の信号電極と多数の走査電極の交差部の周囲に配列されていることを特徴とする請求項1に記載の液晶表示素子。

【請求項3】 前記1組の薄膜トランジスタと、これにそれぞれ接続される1組の画素電極が、前記多数の信号電極と多数の走査電極により区画された空間部内にそれぞれ位置されていることを特徴とする請求項1に記載の液晶表示素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は液晶表示素子に係り、特にアクチブマトリックス型の液晶表示素子に関する。

【0002】

【従来の技術】一般に、画素ごとにスイッチング素子を有するアクチブマトリックス型の液晶表示素子は、スイッチング素子を持たない単純マトリックス型の液晶表示素子とは異なり、画素間のクロストークの少ない長所を有するので、主に動的な画像を表示するTV用画像表示装置として使われている。

【0003】このようなアクチブマトリックス型液晶表示素子は、図3に示すように、X-Yマトリックス状に走査電極と信号電極とが配列されている。これらの走査電極(Y1、Y2…YN)と信号電極(X1、X2…XM)により形成される各空間には、走査電極(Y1、Y2…YN)と信号電極(X1、X2…XM)とのそれぞれに、各ゲート電極(G11、G12…GMN)と各ソース電極(S11、S12…SMN)とが連結されるスイッチング素子としての薄膜トランジスタ(Q11、Q12、…Q1N、Q21…Q2N、QM1、QM2、…QMN)と、この薄膜トランジスタ(Q11、Q12、…Q1N、Q21、…Q2N、QM1…QMN)のドレーン電極(D11、D12、…D1N、D21…D2N、DM1、DM2…DMN)に連結される画素電極(P11、P12…P1N、P21、…P2N、PM1、PM2…PMN)が備えられるという構造を有している。

【0004】

【発明が解決しようとする問題点】このような構造の液晶表示素子は、各画素をスイッチングする薄膜トランジスタが部分的な欠陥によって作動不能状態になる場合が

多いという短所を有している。このような薄膜トランジスタの欠陥は画素電極の機能停止を意味することによって、完全な画像の実現が不可能になる。

【0005】従って、従来には前述したような薄膜トランジスタの欠陥による液晶表示素子全体の不良化を防ぐため、図3に示した従来の液晶表示素子の場合、隣接された4つの画素が同時に動作されるように隣接された2つの走査電極(例えばY1とY2、Y3とY4、YN-1とYN走査電極)と、2つの信号電極(例えばX1とX2、X3とX4、XN-1とXM信号電極)を共通に隣接してこれに走査電圧と信号電圧が隣接された走査電極と信号電極にそれぞれ同時に印加されるようにしている。

【0006】このような従来の液晶表示素子は、多発する薄膜トランジスタの欠陥を予め考慮して、いずれか1つの薄膜トランジスタに欠陥が生じて画素のスイッチングが不可能となった際、同一の信号が印加されるその周りの残りの3つの薄膜トランジスタによって残りの3つの画素が駆動されるようにされている。

【0007】従って、前述した液晶表示素子は1つの画素が隣接された4つの画素により構成されているものなので、結局その構造が複雑であるという短所を有している。また、信号電極と走査電極との間の交差点数が外の一般の液晶素子に比べて4倍になるので、交差部位での電極の短絡による製品の不良率が自然に高くなるという不都合もあった。

【0008】本発明の目的は構造的に改善されその不良率が低減されるようになった液晶表示素子を提供することである。

【0009】

【課題を解決するための手段】前述の問題点を解決するために請求項1に記載の本発明の液晶表示素子は、一側基板にX-Yマトリックス状で配置される多数の信号電極と走査電極と、前記多数の信号電極と多数の走査電極のうち選択された1つの信号電極と1つの走査電極とにより同時に作動される4個の薄膜トランジスタを1組とする多数組の薄膜トランジスタと、前記各薄膜トランジスタのドレーンにそれぞれ接続される4個の副画素よりなる画素電極を多数組具備することによって形成されている。

【0010】また、請求項2に記載の本発明の液晶表示素子は、前記1組の薄膜トランジスタと、これにそれぞれ接続され1組をなす4個の副画素の多数組が、前記多数の信号電極と多数の走査電極との交差部の周囲に配列されていることを特徴とする。

【0011】また、請求項3に記載の本発明の液晶表示素子は、前記1組の薄膜トランジスタと、これにそれぞれ接続される1組の画素電極が、前記多数の信号電極と多数の走査電極により区画された空間部内にそれぞれ位置されていることを特徴とする。

【0012】

【作用】請求項1から3に記載された本発明の液晶表示素子は、走査電極と信号電極の1つの交差点を中心としてこの周りに同時に動作される4つの副画素が形成されているので、従来の液晶表示素子より走査電極と信号電極の数が半分ぐらいに減る。また、一つの画素が同時作動される4つの副画素より構成されるので、いずれか1つの副画素が動作されなくても、その残りの副画素が動作されるようになってから完全な画像の表示が可能になる。

【0013】

【実施例】次に、本発明の一実施例を図1および図2について説明する。

【0014】本発明の液晶表示素子は一般の液晶表示素子が持つ要素を有している。すなわち、図1に示したようにX-Yマトリックス状で走査電極(Y1、Y2、…YN)と信号電極(X1、X2、…XM)が配列され、これらの走査電極(Y1、Y2、…YN)と信号電極(X1、X2、…XM)の各交差点の周りには、この走査電極(Y1、Y2、…YN)と信号電極(X1、X2、…XM)とのそれぞれに各ゲート電極Gと各ソース電極Sが連結されるスイッチング素子としての4個の薄膜トランジスタQが設けられている。そして、各薄膜トランジスタQの各ドレーンDには交差点を中心としてその周りに備えられた4個の副画素SPが接続されている。従って、このような画素配列によれば液晶表示素子の1画素Pは4個の副画素SP、SP、SP、SPによって構成される。また、この基板に対応する別の透明性基板に共通電極を形成した後、両基板を一定間隔で固定して周縁部をシーリング(sealing)し、その後その内部空間に液晶を充填して製品を完成する。

【0015】以上のような構造において、1つの交差点を中心としてその周りに配置される4個の副画素電極と4個の薄膜トランジスタは前述した構造とは異なり、図2に示したような形態で配置することもできる。すなわち、信号電極(X1…XM)と走査電極(Y1…YN)とにより区画された空間内に、同時に作動される4個の副画素SPと4個の薄膜トランジスタQが位置され、その中央には垂直・水平方向にこの信号電極(X1…XM)と走査電極(Y1…YN)とからそれぞれ延長された副信号電極(X1'…XM')と副走査電極(Y1'…YN')とが互いに食違うように交差配置され、4個の薄膜トランジスタQのソース電極Sとゲート電極Gは副信号電極(X1'…XM')と副走査電極(Y1'…YN')とにそれぞれ接続されている。

【0016】以上のような構造において、副走査電極

(Y1'…YN')と副信号電極(X1'…XM')とは前述の走査電極(Y1、Y2、…YN)および信号電極(X1、X2、…XM)とそれぞれ一体をなすものであって、走査電極と信号電極とを形成する際同時に形成される。すなわち、副走査電極は走査電極から延長形成されたもので、副信号電極は信号電極から延長形成されたものである。

【0017】これらの電極の形成工程において、蝕刻パターンを走査電極と副走査電極、そして信号電極と副信号電極にそれぞれ対応されるように形成すべきであるところ、前述の実施例に比べて製造加工上難しい点は存しないが、ただし前述の実施例に比べてパターン構造が多少複雑である。

【0018】なお、本発明は前記各実施例に限定されるものではなく、必要に応じて変更することができる。

【0019】

【発明の効果】前述した通りの本発明の液晶表示素子は、走査電極と信号電極の1つの交差点を中心としてこの周りに同時に動作される4つの副画素が形成されることによって従来の液晶表示素子より走査電極と信号電極の数が半分ぐらいに減る。従って、本発明の液晶表示素子は従来の液晶表示素子、すなわち1つの画素が幾つかの副画素よりなる従来の液晶表示素子に比べてその構造が簡単になり、結局従来に比べて不良率が少なくなる。また、1つの画素が同時に作動される4つの副画素より構成されるので、いずれか1つの副画素が動作されなくても、その残りの副画素が動作されるようになってから完全な画像の表示が可能になる等の効果を奏する。

30 【図面の簡単な説明】

【図1】本発明の液晶表示素子の一実施例を示す等価回路図

【図2】本発明の他の実施例を示す等価回路図

【図3】従来の液晶表示素子の等価回路図

【符号の説明】

D ドレーン

G ゲート電極

Q トランジスタ

S ソース電極

40 SP 副画素

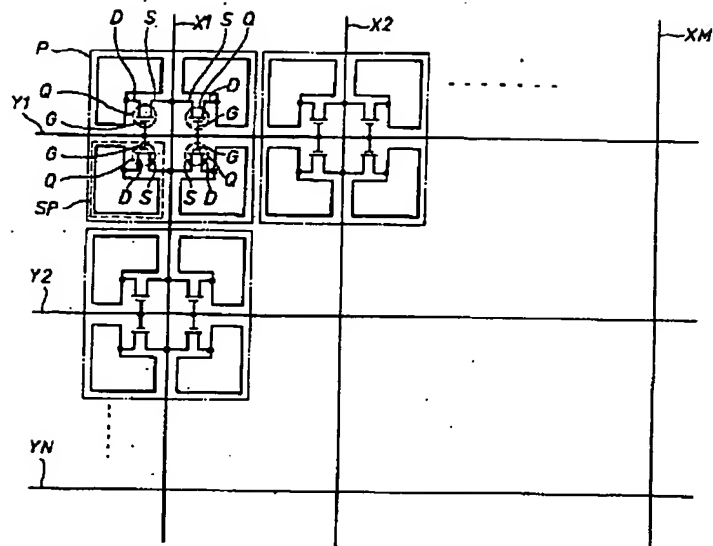
Y1、Y2、…YN 走査電極

X1、X2、…XM 信号電極

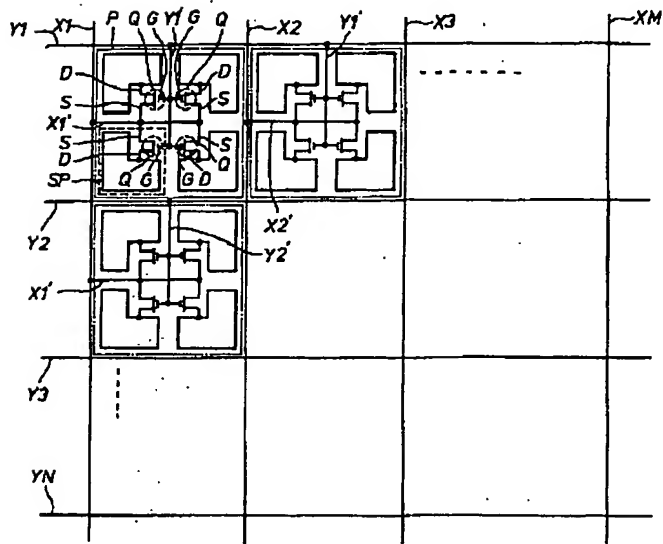
X1'…XM' 副信号電極

Y1'…YN' 副走査電極

【図1】



【図2】



【図3】

